

INSTITUTO SUPERIOR TÉCNICO
ÁREA DE TRANSFERÊNCIA DE TECNOLOGIA,
AVENIDA ROVISCO PAIS, 1
1049 - 001 LISBOA

Direção de Marcas e Patentes

Departamento de Patentes e Modelos de Utilidade

Refª. DP/01/2013/24400	PATENTE DE INVENÇÃO NACIONAL n.º 106681	Data: 2013.01.30
------------------------	--	------------------

OFÍCIO

Informa-se, que o pedido de Patente de Invenção em epígrafe irá ser objeto de publicação no Boletim da Propriedade Industrial nº 107/2014 que será editado em 2014.06.04, nos termos do artigo 66º do Código da Propriedade Industrial.

Mais se informa que, após essa publicação, qualquer pessoa que se sinta prejudicada poderá apresentar reclamação no prazo de dois meses a contar da data de publicação do referido Boletim.

Com os melhores cumprimentos,

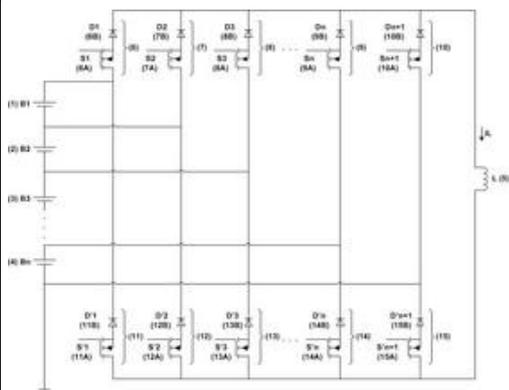
Rui Gomes
Técnico Superior

Nº	CÓDIGO	DATA E HORA DE RECEÇÃO	MODALIDADE	PROCESSO RELACIONADO
20121000091512	0199	2012/12/04-17:20:15	PAT	106681 G

PAGAMENTO CONFIRMADO

PEDIDO DE PATENTE, MODELO DE UTILIDADE OU DE TOPOGRAFIA DE PRODUTOS SEMICONDUTORES

1	REQUERENTE
<p>Código 825217 Nacionalidade PORTUGUESA</p> <p>Nome INSTITUTO SUPERIOR TÉCNICO</p> <p>Endereço ÁREA DE TRANSFERÊNCIA DE TECNOLOGIA, AVENIDA ROVISCO PAIS, 1</p> <p>Localidade LISBOA Código Postal 1049-001</p> <p>Telefone 218419842 Telemóvel Fax 218419846</p> <p>E-mail PI@IST.UTL.PT</p> <p>Atividade (CAE)</p> <p>NIF</p>	
2	MODALIDADE / TIPO DE PEDIDO
<p>Modalidade: PATENTE DE INVENÇÃO NACIONAL</p> <p>Nº de reivindicações apresentadas: 8</p>	
3	EPÍGRAFE OU TÍTULO
<p>CONVERSOR ELETRÓNICO COMUTADO PARA EQUILÍBRIO DO ESTADO DE CARGA EM CÉLULAS DE BATERIAS</p>	
4	RESUMO
<p>A PRESENTE INVENÇÃO CONSISTE NUM CONVERSOR ELETRÓNICO COMUTADO PARA EQUILIBRAR O ESTADO DE CARGA DE N CÉLULAS EM SÉRIE (1), (2), (3), (4), NUMA BATERIA. O CONVERSOR CONTÉM UMA BOBINA (5), 2(N+1) INTERRUPTORES ELETRÓNICOS (6), (7), (8), (9), (10), (11), (12), (13), (14), (15), CADA UM TENDO UM SEMICONDUTOR COMANDADO (6A), (7A), (8A), (9A), (10A), (11A), (12A), (13A), (14A), (15A), (TRANSÍSTOR BIPOLAR DE PORTA ISOLADA, TRANSÍSTOR DE PORTA ISOLADA METAL ÓXIDO SEMICONDUTOR OU OUTRO) E UM DISPOSITIVO SEMICONDUTOR DE POTÊNCIA NÃO COMANDADO DO TIPO DÍODO (6B), (7B), (8B), (9B), (10B), (11B), (12B), (13B), (14B), (15B), ALÉM DO CONTROLADOR. CADA TERMINAL DE CADA CÉLULA ESTÁ LIGADO A DOIS INTERRUPTORES, EXISTINDO DOIS CAMINHOS PARA A CORRENTE DA CÉLULA. UM DELES CARREGA-A ENQUANTO O OUTRO A DESCARREGA. O CONVERSOR TRANSFERE ENERGIA DA CÉLULA MAIS CARREGADA PARA A CÉLULA MAIS DESCARREGADA, ATRAVÉS DA BOBINA (5), LIGANDO OS INTERRUPTORES ADEQUADOS POR MODULAÇÃO DE LARGURA DE IMPULSO EM CADEIA FECHADA. ESTE EQUILÍBRIO DOS ESTADOS DE CARGA DAS N CÉLULAS EM SÉRIE (1), (2), (3), (4), FUNCIONA QUANDO NECESSÁRIO DURANTE A CARGA OU DURANTE A DESCARGA DA BATERIA, MAXIMIZANDO O SEU TEMPO DE VIDA, AUTONOMIA E RENDIMENTO.</p>	
5	FIGURAS



6 INVENTORES

Nome JOSÉ FERNANDO ALVES DA SILVA
Endereço RUA POETA BOCAGE, 18, 5º DIREITO
Localidade LISBOA
Telefone 218417436 **Telemóvel** 218417436
E-mail FERNANDOS@ALFA.IST.UTL.PT
NIF 122817079

Nacionalidade PORTUGUESA
Código Postal 1600-581

Nome SAMIR AZIZ AKBARALI
Endereço RUA PROFESSOR MIRA FERNANDES, LOTE 4, 1º ESQUERDO
Localidade LISBOA
Telefone 965524073 **Telemóvel** 965524073
E-mail SAMIR.AKBARALI@IST.UTL.PT
NIF 261379356

Nacionalidade PORTUGUESA
Código Postal 1900-385

7 REIVINDICAÇÃO DE PRIORIDADE

8 DOCUMENTOS ANEXOS

DESCRIÇÃO (CEC_Bat_descricao_FINAL 4 Dezembro 2012.pdf)
 REIVINDICAÇÕES (CEC_Bat_reivindicacoes_5 FINAL 4 Dezembro 2012.pdf)
 RESUMO (CEC_Bat_resumo_FINAL 4 Dezembro 2012.pdf)
 DESENHOS (CEC_Bat_desenhos_FINAL 4 Dezembro 2012.pdf)
 FOTOCÓPIA DE BI (Cartão Cidadão Presidente IST_cores.pdf)
 FOTOCÓPIA DE BI (Cartão Cidadão LCO.pdf)
 OUTROS (Acta de Posse Presidente IST 7 Fev 2012.pdf)
 OUTROS (Acta Posse LCO_7 Fev 2012.pdf)
 OUTROS (Isenção Taxas IST.pdf)

9 OBSERVAÇÕES

10 TAXAS

Taxa	Importância
PEDIDO DE PATENTE NAC.	0,00 €
Total:	0,00 €

11 PAGAMENTO

Tipo de Pagamento Não aplicável. Requerimento isento.

12 ASSINATURA DO REQUERENTE OU MANDATÁRIO/REPRESENTANTE LEGAL**Assinatura/Nome** Luis Miguel Veiga Vaz Caldas de Oliveira**Nº B.I.** 6043672**Data** 2012/12/04

Atenção: Os dados relativos ao nome e morada serão publicados no Boletim da Propriedade Industrial, de acordo com o previsto no Código da Propriedade Industrial, aprovado pelo Decreto-Lei n.º 36/2003, de 5 de Março, ficando também incluídos nas bases de dados de marcas e patentes disponibilizadas neste portal.

Se desejar que a morada não seja conhecida pode optar por indicar um Apartado Postal.

Caso o requeira, poderá também aceder e retificar os seus dados. Para mais informações consulte a política de privacidade deste portal.

RESUMO

CONVERSOR ELETRÓNICO COMUTADO PARA EQUILÍBRIO DO ESTADO DE CARGA EM CÉLULAS DE BATERIAS

A presente invenção consiste num conversor eletrónico comutado para equilibrar o estado de carga de n células em série (1), (2), (3), (4), numa bateria. O conversor contém uma bobina (5), $2(n+1)$ interruptores eletrónicos (6), (7), (8), (9), (10), (11), (12), (13), (14), (15), cada um tendo um semicondutor de potência comandado (6A), (7A), (8A), (9A), (10A), (11A), (12A), (13A), (14A), (15A), (Transístor Bipolar de Porta Isolada, Transístor de Porta Isolada Metal Óxido Semicondutor ou outro) e um dispositivo semicondutor de potência não comandado do tipo díodo (6B), (7B), (8B), (9B), (10B), (11B), (12B), (13B), (14B), (15B), além do controlador. Cada terminal de cada célula está ligado a dois interruptores, existindo dois caminhos para a corrente da célula. Um deles carrega-a enquanto o outro a descarrega. O conversor transfere energia da célula mais carregada para a célula mais descarregada, através da bobina (5), ligando os interruptores adequados por modulação de largura de impulso em cadeia fechada. Este equilíbrio dos estados de carga das n células em série (1), (2), (3), (4), funciona quando necessário durante a carga ou durante a descarga da bateria, maximizando o seu tempo de vida, autonomia e rendimento.

DESCRIÇÃO

CONVERSOR ELETRÓNICO COMUTADO PARA EQUILÍBRIO DO ESTADO DE CARGA EM CÉLULAS DE BATERIAS

INTRODUÇÃO

A presente invenção consiste num conversor eletrónico comutado que permite equilibrar baterias com n células em série (1), (2), (3), (4), através do balanceamento dos estados de carga (*state of charge*, SOC ou *state of health*, SOH) das várias células que as constituem. Os conversores para equilibrar baterias permitem aumentar o seu tempo de vida, pois reduzem os desequilíbrios internos, impedindo que estas sejam danificadas.

Existem alguns tipos de conversores para equilibrar baterias. Um dos conversores mais referidos consiste num circuito com múltiplos indutores, em que são utilizados $n-1$ conversores para equilibrar uma bateria com n células em série. Cada um desses conversores tem uma bobina e dois semicondutores comandados à abertura e ao fecho (Transistor Bipolar de Porta Isolada ou Transistor de Porta Isolada Metal Óxido Semicondutor, por exemplo).

Esta invenção apresenta um circuito único para equilibrar baterias, através de um conversor com uma bobina (5) e $2(n+1)$ interruptores unidireccionais (6), (7), (8), (9), (10), (11), (12), (13), (14), (15), constituídos cada um por um semicondutor de potência comandado à abertura e ao fecho (Transistor Bipolar de Porta Isolada ou Transistor de Porta Isolada Metal Óxido Semicondutor, por exemplo o semicondutor S_1 (6A) e um dispositivo semicondutor de potência não comandado do tipo diodo, por exemplo o diodo

D_1 (6B)). Cada terminal de cada célula está ligado a um desses interruptores. Deste modo, existem dois caminhos unidirecionais possíveis para a corrente aos terminais de cada célula, sendo que um dos ditos caminhos pelos interruptores unidirecionais (6) e (12), (7) e (13), (8) e (14), (9) e (15) descarrega uma dada célula e o outro caminho pelos interruptores unidirecionais (11) e (7), (12) e (8), (13) e (9), (14) e (10) carrega a dita célula. Assim, é possível equilibrar os estados de carga das n células em série (1), (2), (3), (4), transferindo, em cada instante, a energia da célula mais carregada para a bobina (5) e desta para a célula mais descarregada. Este conversor pode ser utilizado durante os processos de carregamento como de descarregamento das baterias.

ESTADO DA TÉCNICA

O balanceamento das células de uma bateria é um problema crucial que tem de ser resolvido, de modo a manter a capacidade nominal e aumentar o tempo de vida deste meio de armazenamento de energia.

Atualmente, existem algumas propostas que procuram dar resposta a esta questão. De um modo geral, podemos considerar dois tipos de balanceamento de células:

- **Balanceamento passivo** - Remove-se o excesso de energia das células mais carregadas, através de resistências (elementos passivos), até que todas as células estejam ao mesmo nível.
- **Balanceamento ativo** - Extrai-se a energia das células mais carregadas para as células menos carregadas, através de elementos ativos, como por exemplo, condensadores, bobinas, transformadores ou conversores de potência.

O método de balanceamento (passivo) com resistências em paralelo consiste em remover o excesso de energia da(s) célula(s) mais carregada(s), fazendo a descarga desses células sobre uma resistência, até que a(s) célula(s) mais carregada(s) esteja(m) com o mesmo estado de carga das células menos carregadas. Este método apresenta duas variantes:

- **Resistências Fixas** - Este método (descrito em [1], [2] e [3]) consiste em fazer uma descarga contínua da corrente em todas as células, sendo as resistências dimensionadas de modo a limitar o nível de tensão em todas as células. Este sistema só pode ser utilizado em baterias de chumbo-ácido ou níquel, pois são as únicas que podem ser sobrecarregadas sem que ocorram danos permanentes [4].
- **Resistências Comutadas** - Esta técnica (descrita em [1], [5] e [6]) consiste em remover a energia em excesso da(s) célula(s) mais carregada(s), mas de uma forma controlada utilizando relés ou interruptores. Este método é mais eficiente que o método das resistências fixas e pode ser utilizado em baterias de íões de lítio. Apresenta dois modos de operação:
 - o Contínuo: Todos os relés ou interruptores são comandados pelo mesmo sinal ON/OFF.
 - o De detecção: As tensões das células são monitorizadas e sempre que forem detetados desequilíbrios, o sistema decide quais as resistências que devem ser ligadas em paralelo, de modo a fazer a descarga da célula.

O método de balanceamento ativo por transferência de carga com condensadores, também conhecido como transferência de

carga *Charge Shuttling* (descrito em [1] e [7-13]) consiste na utilização de condensadores para fazer o balanceamento das várias células da bateria, através do transporte de carga entre elas. Pode ser de três tipos:

- **Condensadores comutados** - Este modelo (descrito em [1], [4], [7-8], [14], [15-16]) requer $n-1$ condensadores e $2n$ interruptores para equilibrar n células. O seu sistema de controlo é simples, pois só trabalha com dois estados, não necessitando de controlo complexo. A sua principal limitação consiste no facto de ter um tempo de equilíbrio relativamente elevado.
- **Condensador comutado único** - Este sistema (descrito em [1], [4], [9], [14], [16]) consiste numa derivação do modelo anterior, em que é utilizado apenas um condensador e $n+5$ interruptores para equilibrar n células. A estratégia de controlo é simples, sendo feito o transporte de energia entre a célula mais carregada e a menos carregada, através da ligação dos interruptores adequados, de modo a que o condensador possa efetuar essa operação. No entanto, podem ser adotadas outras estratégias.
- **Condensadores de dupla hierarquia** - Este modelo (descrito em [1], [10-11]) é também uma derivação do primeiro, mas neste caso utilizam-se duas "hierarquias" de condensadores para transferir a energia, de modo a conseguir o equilíbrio. São necessários n condensadores e $2n$ interruptores para equilibrar n células. A grande vantagem deste sistema consiste no facto de a segunda "camada" de condensadores permitir reduzir o tempo de equilíbrio para um quarto, em relação ao método dos condensadores comutados.

Existem também métodos de balanceamento ativo com transformadores, que apresentam diferentes variantes.

O método do **transformador comutado** (descrito em [1], [4], [14-15], [19-20]) pode apresentar dois circuitos:

- Bateria para célula - *Pack-to-cell* - A energia total da bateria é transferida pelo transformador comutado para as células menos carregadas, através da ligação dos interruptores adequados.
- Célula para bateria - *Cell-to-pack* - Neste caso, procede-se do modo contrário, ou seja, transfere-se a energia das células mais carregadas, através do transformador comutado para a bateria.

Por outro lado, os métodos com transformadores com múltiplos enrolamentos também podem ser de dois tipos:

- **Transformador partilhado** - Neste sistema (descrito em [1], [4], [14-15], [21-22]) existe um único núcleo magnético com um enrolamento no primário e múltiplos enrolamentos no secundário, um por cada célula. Pode apresentar duas configurações:
 - o De retorno - *Flyback* - Quando se liga o interruptor do lado do primário é armazenada alguma energia no transformador. Posteriormente, ao ser desligado esse interruptor, a energia é transferida para o secundário do transformador, sendo a maior parte da corrente induzida nas células mais descarregadas (com menor reatância), através dos díodos.
 - o Direto - *Forward* - Quando é detetado um desequilíbrio, o interruptor da célula mais carregada é ligado e a energia em excesso é transferida para as células mais descarregadas através do transformador e dos díodos em antiparalelo dos interruptores.

- **Múltiplos transformadores** - Neste modelo (descrito em [1], [4], [14-15], [19]), existem vários transformadores, um por cada célula.

Existem ainda métodos de balanceamento ativo, através de conversores de potência. Como exemplo, refere-se um dos conversores mais utilizados, o conversor redutor-elevador *Buck-Boost* (descrito em [14], [1], [15], [17-18]), que permite transferir energia da célula mais carregada para a célula menos carregada, recorrendo a um elemento de armazenamento intermédio. Este conversor apresenta um tempo de equilíbrio bastante satisfatório, sendo fácil a sua implementação em módulos. No entanto, necessita de um sistema de controlo inteligente e é relativamente caro.

Finalmente, é ainda importante referir os sistemas de balanceamento ativo de células de baterias com bobinas, que podem utilizar um ou vários elementos deste tipo. No primeiro caso (descrito em [1] e [23]), o sistema utiliza uma bobina, $2n$ semicondutores comandados à abertura e ao fecho e $2(n-1)$ dispositivos semicondutores de potência não comandados do tipo diodo para equilibrar um bateria com n células em série. Este conversor transfere energia entre duas células da bateria, que são seleccionadas pelo sistema de controlo, através da bobina, que serve como elemento de armazenamento intermédio. Este método consiste numa versão modificada do conversor redutor-elevador. No segundo caso (descrito em [1], [14] e [24]) recorre-se a $(n-1)$ indutores e a $2(n-1)$ interruptores para equilibrar n células. O sistema de controlo mede a diferença entre os estados de carga de cada par de células vizinhas e aplica um sinal com modulação de largura de impulso (*pulse width modulation*), que permite descarregar a energia da célula mais carregada para a mais fraca. Ambos os métodos apresentam tempos de equilíbrio satisfatórios.

Existem outros tipos de sistemas de balanceamento de células de baterias, sendo que alguns deles consistem em versões modificadas dos circuitos apresentados.

BREVE DESCRIÇÃO DOS DESENHOS

A Figura 1 representa o esquema do circuito para uma bateria com n células em série (1), (2), (3), (4), uma única bobina (5) e $2(n+1)$ interruptores unidirecionais (6), (7), (8), (9), (10), (11), (12), (13), (14), (15), em que (6A), (7A), (8A), (9A), (10A), (11A), (12A), (13A), (14A), (15A) são semicondutores de potência comandados à abertura e ao fecho e (6B), (7B), (8B), (9B), (10B), (11B), (12B), (13B), (14B), (15B) são dispositivos semicondutores de potência não comandados do tipo diodo.

A Figura 2 representa o ciclo histerético que caracteriza um possível processo de controlo do estado de carga.

A Figura 3 representa o esquema do circuito da figura 1 e o percurso da corrente quando se descarrega a célula B_1 (1), em que a corrente atravessa o semicondutor S_1 (6A) e o diodo D_1 (6B), a bobina (5) e o semicondutor S'_2 (12A) e o diodo D'_2 (12B).

A Figura 4 representa o esquema do circuito da figura 1 e o percurso da corrente quando se carrega a célula B_2 (2), em que a corrente atravessa o semicondutor S_3 (8A) e o diodo D_3 (8B), a bobina (5) e o semicondutor S'_2 (12A) e o diodo D'_2 (12B).

A Figura 5 representa o esquema do circuito da figura 1 no estado anterior para um processo de comutação do tipo 1, em

que se estava a descarregar a célula B_1 (1) mais carregada, e no estado atual pretende-se carregar a célula B_n (4) mais descarregada, em que a corrente atravessa o semicondutor S_1 (6A) e o diodo D_1 (6B), a bobina (5) e o semicondutor S'_2 (12A) e o diodo D'_2 (12B).

A Figura 6 representa o esquema do circuito da figura 1 e o primeiro passo de um processo de comutação do tipo 1, em que no estado anterior se estava a descarregar a célula B_1 (1) mais carregada, e no estado atual pretende-se carregar a célula B_n (4) mais descarregada, em que a corrente atravessa os semicondutor S_1 (6A) e o diodo D_1 (6B), a bobina (5) e o semicondutor S'_2 (12A) e o diodo D'_2 (12B), e se comanda em condução o semicondutor S_{n+1} (10A).

A Figura 7 representa o esquema do circuito da figura 1 e o segundo passo de um processo de comutação do tipo 1, em que no estado anterior se estava a descarregar a célula B_1 (1) mais carregada, e no estado atual pretende-se carregar a célula B_n (4) mais descarregada, em que a corrente atravessa o semicondutor S_{n+1} (10A) e o diodo D_{n+1} (10B), a bobina (5), o semicondutor S'_n (14A) e o diodo D'_n (14B), e se comanda ao corte o semicondutor s_1 (6A).

A Figura 8 representa o esquema do circuito da figura 1 e o terceiro passo de um processo de comutação do tipo 1, em que no estado anterior se estava a descarregar a célula B_1 (1) mais carregada, e no estado atual pretende-se carregar a célula B_n (4) mais descarregada, em que a corrente atravessa o semicondutor S_{n+1} (10A) e o diodo D_{n+1} (10B), a bobina (5), o semicondutor S'_n (14A) e o diodo D'_n (14B), e se comanda ao corte o semicondutor S'_2 (12A).

A Figura 9 representa o esquema do circuito da figura 1 e o estado anterior para um processo de comutação do tipo 2, em que se estava a carregar a célula B_n (4) mais descarregada e no estado atual pretende-se descarregar a célula B_1 (1) mais carregada, em que a corrente atravessa o semicondutor S_{n+1} (10A) e o diodo D_{n+1} (10B), a bobina (5), o semicondutor S'_n (14A) e o diodo D'_n (14B), estando o semicondutor (10A) e o semicondutor S'_n (14A) em condução.

A Figura 10 representa o esquema do circuito da figura 1 e o primeiro passo de um processo de comutação do tipo 2, em que no estado anterior se estava a carregar a célula B_n (4) mais descarregada e no estado atual pretende-se descarregar a célula B_1 (1) mais carregada, em que a corrente atravessa o semicondutor S_{n+1} (10A) e o diodo D_{n+1} (10B), a bobina (5), o semicondutor S'_n (14A) e o diodo D'_n (14B), e se comanda em condução o semicondutor S'_2 (12A).

A Figura 11 representa o esquema do circuito da figura 1 e o segundo passo de um processo de comutação do tipo 2, em que no estado anterior se estava a carregar a célula B_n (4) mais descarregada e no estado atual pretende-se descarregar a célula B_1 (1) mais carregada, em que a corrente atravessa o semicondutor S_1 (6A) e o diodo D_1 (6B), a bobina (5), o semicondutor S'_2 (12A) e o diodo D'_2 (12B), e se comanda ao corte o semicondutor S'_n (14A).

A Figura 12 representa o esquema do circuito da figura 1 e o terceiro passo de um processo de comutação do tipo 2, em que no estado anterior se estava a carregar a célula B_n (4) mais descarregada e no estado atual pretende-se descarregar a célula B_1 (1) mais carregada, em que a corrente atravessa o semicondutor S_1 (6A) e o diodo D_1 (6B), a bobina (5), o

semicondutor S'_2 (12A) e o diodo D'_2 (12B), e se comanda ao corte o semicondutor S_{n+1} (10A).

DESCRIÇÃO DETALHADA DA INVENÇÃO

A invenção descrita refere-se a um conversor eletrônico comutado para equilibrar o estado de carga de células de baterias. O circuito proposto pode ser entendido usando o conceito de retificador polifásico de tirístores em corrente com fontes alternadas em polígono. Na presente invenção, o polígono das fontes é aberto, as fontes são substituídas por células de tensão contínua e usando semicondutores comandados ao corte e à condução, transfere-se energia entre as células de tensão contínua, e não das fontes para uma carga. Consequentemente, pode ser utilizado em qualquer tipo de aplicações que necessitem de baterias, como por exemplo, os veículos elétricos, fazendo o equilíbrio durante a carga e durante a descarga da bateria.

Na figura 1 é apresentado este circuito para uma bateria de n células em série (1), (2), (3), (4). Tal como já foi referido na introdução, este conversor permite equilibrar n células recorrendo a uma única bobina (5) e a $2(n+1)$ interruptores unidirecionais (6), (7), (8), (9), (10), (11), (12), (13), (14), (15), sendo cada um constituído por um semicondutor de potência comandado à abertura e ao fecho (6A), (7A), (8A), (9A), (10A), (11A), (12A), (13A), (14A), (15A) (Transistor bipolar, IGBT ou MOSFET, por exemplo) e um dispositivo semicondutor de potência não comandado do tipo diodo (6B), (7B), (8B), (9B), (10B), (11B), (12B), (13B), (14B), (15B). Cada terminal de cada célula está ligado a um desses interruptores. Deste modo, existem dois caminhos unidirecionais possíveis para a corrente aos

terminais de cada célula, sendo que um dos ditos caminhos pelos interruptores unidirecionais (6) e (12), (7) e (13), (8) e (14), (9) e (15) descarrega uma dada célula e o outro caminho pelos interruptores unidirecionais (11) e (7), (12) e (8), (13) e (9), (14) e (10) carrega a dita célula.

Em seguida, é descrito um possível mecanismo de controlo para este circuito. É importante referir que este sistema usa memória com as informações relativas aos sinais de comando e tensões de controlo do instante anterior. Este aspeto garante o funcionamento correto do conversor.

1. Seleção do par de células a equilibrar

Em cada instante é efetuada a avaliação do estado de carga de cada célula, sendo essa informação enviada posteriormente para o sistema de controlo, que determina qual o par de células que deve ser equilibrado. Optou-se por escolher a célula mais carregada e a mais descarregada, em cada instante, mas poderia ter-se optado por outro critério de escolha. Assim, em cada instante, é necessário ordenar as células, de acordo com os respetivos estados de carga, para poder escolher o par de células adequado (alternativamente, poderia ter-se usado um algoritmo de mínimo e máximo que necessita apenas de uma única passagem). No entanto, para evitar trocas excessivas em relação aos máximos e mínimos em cada instante pode definir-se uma margem de erro $\pm\xi$ ou desequilíbrio (este valor pode ser alterado conforme o grau de precisão pretendido), que é dada pelas seguintes equações:

$$\text{Margem de erro (máximo)} = \frac{SOC(\text{índice máximo atual}) - SOC(\text{índice máximo anterior})}{SOC_{ref}} \geq \xi \quad (\text{i})$$

$$\text{Margem de erro (mínimo)} = \frac{SOC(\text{índice mínimo atual}) - SOC(\text{índice mínimo anterior})}{SOC_{ref}} \leq -\xi \quad (\text{ii})$$

$$SOC_{ref} = \frac{\sum soci}{n} \quad (iii)$$

Deste modo, o controlador considera os índices do máximo e do mínimo atuais resultantes do processo de ordenação como valores auxiliares. Estes só passam a ser considerados como valores efetivos se verificarem as condições impostas por (i) e (ii), conforme se tratem de máximos ou mínimos, respetivamente. Caso contrário, mantêm-se os índices das células que estavam a ser equilibradas no instante anterior. É importante referir que este processo de seleção só é válido para instantes posteriores ao primeiro. Como é óbvio, no primeiro instante, o controlador não possui a informação de um mínimo ou máximo anterior, pelo que neste caso, os índices que resultam do processo de ordenação nesse instante inicial são automaticamente selecionados como índices efetivos.

É importante mencionar um outro aspeto relativo ao processo de seleção do par de células a equilibrar, relacionado com um sinal de fim de carga. Este sinal corresponde a uma variável de controlo do sistema de controlo do estado de carga, e é nulo sempre que o processo de equilíbrio entre um determinado par de células é concluído no instante anterior. Portanto, quando essa condição se verifica, são escolhidos os índices das células resultantes do processo de ordenação no instante atual, uma vez que o processo de equilíbrio entre o par de células do instante anterior já está concluído. Caso o sinal de fim de carga não seja nulo, mantêm-se o par de células do instante anterior, desde que não sejam violadas as condições expressas em (i) e (ii). Este sinal de fim de carga é devidamente explicado em seguida, quando for descrito o mecanismo de controlo do estado de carga.

Controlo por realimentação da corrente i_L

O balanceamento dos estados de carga das várias células é conseguido, através do controlo da corrente i_L da bobina (5), transferindo a energia extra da célula mais carregada para a bobina (5). Esta energia é posteriormente transferida para a célula mais descarregada. Este processo pode ser realizado recorrendo, por exemplo, a um sistema de controlo por modulação de largura de impulso realimentado, com comparador histerético.

Deste modo, o processo de controlo de corrente pode ser implementado da seguinte maneira:

1. Se $i_L < i_{Lref} - \frac{\Delta i_L}{2} \Rightarrow S_{max}$ ON e S'_{max+1} ON

O controlador envia sinais de comando de modo a ligar os semicondutores que permitem transferir parte da energia extra da célula mais carregada para a bobina (5), mantendo todos os outros interruptores desligados. Deste modo, a corrente i_L cresce até ao limite superior estabelecido pela condição 1.

2. Se $i_L > i_{Lref} + \frac{\Delta i_L}{2} \Rightarrow S'_{min}$ ON e S_{min+1} ON

Neste caso, o controlador liga os semicondutores que permitem que a energia armazenada na bobina (5) seja transferida para a célula mais descarregada, mantendo todos os outros interruptores desligados. Consequentemente, a corrente i_L vai decrescer até ao limite inferior indicado na condição 2.

3. Se $i_{Lref} - \frac{\Delta i_L}{2} < i_L < i_{Lref} + \frac{\Delta i_L}{2} \Rightarrow$ Mantém os comandos do instante anterior.

O sistema de controlo tem memória para poder equilibrar as células corretamente, pelo que nesta

situação intermédia, os comandos do instante anterior devem ser mantidos. Desta forma, se no instante anterior a corrente i_L verificava a condição 1, vai continuar a crescer até atingir a condição 2. Por outro lado, se no instante anterior a corrente i_L verificava a condição 2, vai continuar a decrescer até atingir a condição 1.

A corrente de referência i_{Lref} pode ser definida por realimentação de acordo com os requisitos da aplicação, sendo aqui calculada para que a corrente a transferir para a célula menos carregada compense a respetiva corrente de descarga, o que permite o equilíbrio mesmo durante a descarga da bateria, maximizando a autonomia e o tempo de vida da bateria.

Controlo do estado de carga

O processo de controlo de corrente é a malha interna de um outro mecanismo, que é responsável pelo controlo do estado de carga das células e cujo funcionamento pode ser descrito pelo ciclo histerético apresentado na figura 2. Assim, após o processo de determinação do par de células a equilibrar, é calculado o erro dado pela equação (iv) abaixo entre os estados de carga dessas duas células, relativamente ao estado de carga de referência.

$$\text{Erro} = \frac{SOC_{max} - SOC_{min}}{SOC_{ref}} \quad (\text{iv})$$

Para além do erro calculado através da equação anterior, é utilizada também uma variável de controlo, o sinal de fim de carga, que pode assumir dois valores:

- 1V - Este valor é atribuído no início do processo de equilíbrio entre o par de células selecionado e é mantido enquanto este não estiver concluído.

- 0V - Este valor é atribuído quando as células estão equilibradas, ou seja, sempre que o erro é inferior a um valor mínimo negativo, que está pré-definido.

Tal como é possível observar no ciclo histerético apresentado na figura 2, o sistema de controlo de estado de carga só entra em funcionamento se o erro inicial entre os estados de carga do par selecionado for superior a um valor máximo pré-definido. Pretende-se, deste modo, aumentar o rendimento do conversor, evitando que este seja ligado em situações em que o desequilíbrio entre a célula mais carregada e a célula mais descarregada é muito pequeno.

Assumindo que o valor inicial do erro é superior ao valor máximo estabelecido, dá-se início ao processo de equilíbrio das células. Sempre que o sistema de controlo do estado de carga entra em funcionamento, é atribuído o valor de 1V ao sinal de fim de carga, sinalizando que o processo está em curso. Enquanto esta variável de controlo estiver ativa, é acionado o sistema de controlo de corrente, cujo funcionamento já foi descrito anteriormente. Quando o erro for inferior ao mínimo negativo pré-estabelecido, representado na figura 2, dá-se por terminado o processo de equilíbrio do par de células em questão, sendo atribuído o valor nulo ao sinal de fim de carga. Nesta fase, a corrente i_L na bobina (5) é anulada, através da ligação de dois semicondutores de um mesmo braço, mantendo todos os outros interruptores desligados. No entanto, este anulamento de corrente na bobina (5) só é visível quando todas as células estiverem equilibradas, uma vez que enquanto houver desequilíbrios suficientemente elevados, o conversor vai continuar a transferir energia das células com maior estado de carga para as de menor carga. Ou seja, quando o processo de equilíbrio de um determinado par de células é concluído,

a corrente na bobina (5) é anulada, mas se houver outro par de células a necessitar de um processo de equilíbrio, o conversor volta a entrar em funcionamento, colocando novamente corrente na bobina (5). Conseqüentemente, só é possível observar o anulamento de corrente na bobina quando todas as células estiverem equilibradas. Este aspecto é essencial para tornar o conversor mais eficiente, diminuindo perdas de comutação desnecessárias, quando a bateria já está equilibrada (com uma margem de erro suficientemente pequena).

De modo a ilustrar melhor o funcionamento deste conversor, considere-se, por exemplo, o caso representado nas Figuras 3 e 4, em que num determinado instante se detetou que a célula B_1 (1) era a célula mais carregada e a célula B_2 (2) era a que estava mais descarregada. Perante este cenário, o controlador envia sinais de comando que vão ligar o semicondutor S_1 (6A) e o semicondutor S'_2 (12A), mantendo todos os outros interruptores desligados, gerando uma corrente que vai carregar a bobina (5) com a energia extra da célula B_1 (1), como se verifica na Figura 3. Num segundo momento, o controlador envia novos sinais de comando que vão acionar o semicondutor S'_2 (12A) e o semicondutor S_3 (8A), desligando todos os outros, de modo a carregar a célula B_2 (2) com a energia acumulada na bobina (5), como se verifica na Figura 4. Repetindo este processo de carga e descarga das duas células, é possível alcançar uma situação de equilíbrio entre estas. Neste caso, considerou-se que em nenhum momento foram violadas as condições expressas nas equações (i) e (ii).

Sequência de comutação

Refere-se a seguir o aspecto relacionado com a questão da sequência de comutação, que permite direccionar a energia da

bobina (5) da célula mais carregada para a célula menos carregada.

De facto, para que o processo funcione corretamente, é necessário garantir a continuidade da corrente na bobina (5), pelo que é crucial ter um sistema de disparo dos semicondutores comandado que permita executar as comutações sem a abertura da malha da bobina (5).

Neste sistema, existem duas tensões de controlo:

- Comutação - Esta tensão é usada para sinalizar a ocorrência de processos de comutação. Pode assumir três valores:
 - o 1V - Quando está em curso um processo de comutação do tipo 1, ou seja, quando se está a comutar de uma célula de índice mais baixo para outra de índice mais alto.
 - o 2V - Quando está em curso um processo de comutação do tipo 2, ou seja, quando se está a comutar de uma célula de índice mais alto para outra de índice mais baixo.
 - o 0V - Quando termina o processo de comutação.
- Memória do estado anterior - Esta variável de controlo é utilizada para o controlador saber qual o estado anterior, podendo assumir quatro estados:
 - o Estado 1 - Se no estado anterior estava a decorrer o descarregamento da célula mais carregada, ou seja, estão ligados S_{\max} e $S'_{\max+1}$, com os restantes interruptores desligados.
 - o Estado 2 - Se no estado anterior estava a decorrer o carregamento da célula mais descarregada, isto é, estão ligados S'_{\min} e $S_{\min+1}$, com os restantes interruptores deligados.

- o Estado 3 - Se no estado anterior, a corrente na bobina (5) for nula, como consequência de ter sido atingido o equilíbrio entre o par de células selecionado, tal como já foi explicado anteriormente. Neste caso, estão ligados S_i e S'_i , com os restantes interruptores desligados.
- o Estado 0 (inicial) - Se o conversor tiver sido ligado no instante atual.

O processo de comutação é realizado em 3 passos e pode ser de dois tipos, tal como é descrito em seguida.

Processo de comutação do tipo 1:

1. Liga-se o interruptor S_i relativo ao novo estado, mantendo os interruptores do estado anterior:

- S_{i_novo} ON
- $S_{i_anterior}$ ON
- $S'_{i_anterior}$ ON
- Os restantes interruptores estão desligados.

Neste caso, embora estejam ligados dois semicondutores S_i , apenas conduz $S_{i_anterior}$. Esta situação resulta da estrutura do conversor que é constituído por díodos de ligação com cátodo comum na parte superior. Deste modo, conduz sempre o semicondutor S_i que estiver mais à esquerda (índice menor), pois o respetivo diodo tem uma maior tensão de ânodo.

2. Desliga-se o interruptor S_i do estado anterior e introduz-se o interruptor S'_i relativo ao novo estado:

- S_{i_novo} ON
- S'_{i_novo} ON
- $S'_{i_anterior}$ ON
- Os restantes interruptores estão desligados.

Neste caso, embora estejam ligados dois semicondutores S'_i , apenas conduz S'_{i_novo} . Esta situação resulta também da estrutura do conversor que é constituído por díodos de ligação com ânodo comum na parte inferior (assumindo que os semicondutores comandados dos respectivos braços estão ligados). Deste modo, conduz sempre o semiconductor S'_i que estiver mais à direita (índice maior), pois o respetivo díodo tem uma menor tensão de cátodo.

3. No terceiro passo, desliga-se o interruptor S'_i do estado anterior, mantendo os outros dois ligados até que ocorra uma nova comutação:

- S_{i_novo} ON
- S'_{i_novo} ON
- Os restantes interruptores estão desligados.

Processo de comutação do tipo 2:

1. Liga-se o interruptor S'_i relativo ao novo estado, mantendo os interruptores do estado anterior:

- S'_{i_novo} ON
- $S_{i_anterior}$ ON
- $S'_{i_anterior}$ ON
- Os restantes interruptores estão desligados.

Mais uma vez, embora estejam ligados dois semicondutores S'_i , apenas conduz $S'_{i_anterior}$. Tal como foi explicado anteriormente, esta situação resulta da ligação com ânodo comum dos díodos na parte inferior do conversor (assumindo que os semicondutores comandados dos respectivos braços estão ligados). Deste modo, conduz sempre o semiconductor S'_i que estiver mais à direita (índice maior), pois o respetivo díodo tem uma menor tensão de cátodo.

2. Desliga-se o interruptor S'_i do estado anterior e introduz-se o interruptor S_i relativo ao novo estado:

- S_{i_novo} ON
- S'_{i_novo} ON
- $S_{i_anterior}$ ON
- Os restantes interruptores estão desligados.

Por sua vez, neste caso, embora estejam ligados dois semicondutores S_i , apenas conduz S_{i_novo} , devido à estrutura do conversor que é constituído por díodos de ligação com cátodo comum na parte superior, tal como já foi referido. Deste modo, conduz sempre o semicondutor S_i que estiver mais à esquerda (índice menor), pois o respetivo diodo tem uma maior tensão de ânodo.

3. Finalmente, desliga-se o interruptor S_i do estado anterior, mantendo os outros dois ligados até que ocorra uma nova comutação:

- S_{i_novo} ON
- S'_{i_novo} ON
- Os restantes interruptores estão desligados.

A existência de dois tipos de comutação permite garantir que a energia flui sempre entre apenas duas células. Este processo é repetido sempre que é necessário comutar os interruptores, permitindo assim a existência de um caminho fechado para a corrente i_L , em cada instante, garantindo a continuidade da energia na bobina (5). Outras sequências podem ser usadas, desde que a fatia significativa da energia da bobina (5) seja entregue à célula, ou conjunto de células, com menor carga.

Sempre que é sinalizada uma comutação, o sistema de controlo verifica qual era o estado anterior, através da

memória (deste modo, o controlador sabe quais eram os semicondutores que estavam a conduzir nesse estado). Em seguida, verifica qual o tipo de comutação e executa o respetivo processo de 3 passos. É importante referir que durante o processo de comutação é interrompida a ordenação dos estados de carga das células, pelo que é mantido o par de células escolhido antes deste evento.

Nas Figuras 5 a 8 é possível observar o percurso da corrente no conversor, para uma comutação do tipo 1 em que no estado anterior se estava a descarregar a célula B_1 (1) e no estado atual pretende-se carregar a célula B_n (4). Pelas razões referidas anteriormente, no passo 1, referente à Figura 6, o diodo D_{n+1} (10B) está inversamente polarizado, pelo que não conduz. No passo 2 (Figura 7) acontece a mesma situação com o diodo D'_2 (12B). Por outro lado nas Figuras 9 a 12 é ilustrada uma comutação do tipo 2, em que se pretende fazer o inverso, isto é, passar de uma situação em que no estado anterior se estava a carregar a célula B_n (4) e no estado atual pretende-se descarregar a célula B_1 (1). Neste caso, no passo 1, referente à Figura 10, é o diodo D'_2 (12B) que está inversamente polarizado e no passo 2, referente à Figura 11, é o diodo D_{n+1} (10B) que não conduz.

DESCRIÇÃO DAS CONCRETIZAÇÕES PREFERIDAS (EXEMPLOS)

A invenção descrita foi implementada com semicondutores de potência comandados à abertura e ao fecho do tipo Transístor de Porta Isolada Metal Óxido Semicondutor S_1 (6A) ao semicondutor S'_{n+1} (15A). No entanto, também podem ser utilizados semicondutores de potência comandados à abertura e ao fecho do tipo Transístor Bipolar de Porta

Isolada, Transistor de Efeito de Campo de Porta Isolada, Tiristor de Corte Comandado, Transistor Bipolar de Junção, Transistor de Indução Estática, Tiristor Controlado por estruturas Metal Óxido Semicondutor ou outro dispositivo com funções análogas.

BIBLIOGRAFIA

- [1] Mohamed Daowd, Noshin Omar, Peter Van Den Bossche, Joeri Van Mierlo, "Passive and Active Battery Balancing comparison based on MATLAB Simulation"
- [2] N. H. Kutkut, and D. M. Divan, "Dynamic Equalization Techniques for Series Battery Stacks," IEEE Telecommunications Energy Conference, INTELEC '96, pp. 514-521, 1996.
- [3] B. Lindemark, "Individual Cell voltage Equalizers (ICE) For Reliable Battery Performance," IEEE 13th International Telecommunications Energy Conference, INTELEC '91, pp. 196-201, 1991.
- [4] S. W. Moore and P. J. Schneider "A review of cell equalization methods for lithium ion and lithium polymer battery systems," in *Proc. SAE 2001 World Congress*, Detroit, MI, Mar. 2001.
- [5] A. Thomas. Stuart, and Wei Zhu, "Fast Equalization for Large Lithium Ion Batteries," IEEE Aerospace and Electronic Systems Magazine, Vol.24, pp. 27-31, 2009.
- [6] Xiujuan Zhang, Peide Liu, and Darui Wang, "The Design and Implementation of Smart Battery Management System Balance Technology," *Journal of Convergence Information Technology*, Vol. 6, No. 5, pp. 108-116, May 2011.

- [7] S. West, and P.T. Krein, "Switched-Capacitor Systems For Battery Equalization," IEEE Modern Techniques and Technology (MTT 2000). Proceedings of the VI International Scientific and Practical Conference of Students, Post-graduates and Young Scientists, pp. 57-59, 2000.
- [8] C. Pascual, and P.T. Krein, "Switched Capacitor System for Automatic Series Battery Equalization," IEEE Applied Power Electronics Conference and Exposition, APEC '97 Conference Proceedings, 12th Vol. 2, pp. 848-854, 1997.
- [9] Carmelo Speltino, Anna Stefanopoulou and Giovanni Fiengo, "Cell Equalization in Battery Stacks Through State Of Charge Estimation Polling," American Control Conference (ACC), pp. 5050-5055, 2010
- [10] A.C. Baughman, and M. Ferdowsi "Double-Tiered Switched-Capacitor Battery Charge Equalization Technique," IEEE Transactions on Industrial Electronics, Vol. 55. pp. 2277-2285, 2008.
- [11] A. Baughman, and M. Ferdowsi, "Double-Tiered Capacitive Shuttling Method for Balancing Series-Connected Batteries," IEEE Conference on Vehicle Power and Propulsion, pp. 109-113, 2005.
- [12] P. Hong-Sun, K. Chol-Ho, P. Ki-Bum, M. Gun-Woo and L. Joong-Hui, "Design of a Charge Equalization Based on Battery Modularization," IEEE Trans. on Vehicular Technology, Vol. 58, pp. 3938-3946, 2009.
- [13] T. H. Phung, J. C. Crebier, A. Chureau, A. Collet And N. T. Van Nguyen, "Optimized Structure for Next-to-Next Balancing of Series-Connected Lithium-ion Cells," 26th Annual IEEE Applied Power Electronics Conference and Exposition (APEC), pp. 1374-1381, 2011.
- [14] J. Cao, N. Schofield, and A. Emadi, "Battery balancing methods: a comprehensive review," in *IEEE 2008 Vehicle Power and Propulsion Conf.*, 2008, pp. 1-6.

- [15] K. Zhi-Guo, Z. Chun-Bo, L. Ren-Gui and C. Shu-Kang, "Comparison and Evaluation of Charge Equalization Technique for Series Connected Batteries," 37th IEEE Power Electronics Specialists Conference, pp. 1-6, 2006.
- [16] M. J. Isaacson, R. P. Hollandsworth, P. J. Giampaoli, F. A. Linkowsky, A. Salim and V. L. Teofilo, "Advanced lithium ion battery charger," 15th Annual Battery Conference on Applications and Advances, pp. 193-198, Jan. 2000.
- [17] Wei Hong, Kong-Soon Ng, Jin-Hsin Hu and Chin-Sien Moo, "Charge Equalization of Battery Power Modules in Series," The 2010 International Power Electronics Conference, pp. 1568-1572, 2010.
- [18] Chin-Sien Moo, Kong Soon Ng and Yao-Ching Hsieh, "Parallel Operation of Battery Power Modules," IEEE Transactions on Energy Conversion, Vol. 23, No. 2, pp. 701-707, June 2008.
- [19] Dorin V. Cadar, Dorin M. Petreus and Toma M. Patarau, "An Energy Converter Method for Battery Cell Balancing," IEEE 33rd International Spring Seminar on Electronics Technology (ISSE), pp. 290-293, 2010.
- [20] Abusaleh M. Imtiaz, Faisal H. Khan and Haresh Kamath, "A Low-Cost Time Shared Cell Balancing Technique for Future Lithium-Ion Battery Storage System Featuring Regenerative Energy Distribution," IEEE 26th Annual Applied Power Electronics Conference and Exposition (APEC), pp. 792-799, 2011.
- [21] Markus Einhorn, Werner Roessler and Juergen Fleig, "Improved Performance of Serially Connected Li-ion Batteries With Active Cell Balancing in Electric Vehicles," IEEE Transactions on Vehicular Technologies, Vol. xx, No. 99, pp. 1-10, May 2011

[22] Kyung-Hwa Parky, Chol-Ho Kim, Hee-Keun Cho, and Joung-Ki Seo, "Design Considerations of a Lithium Ion Battery Management System (BMS) for the STSAT-3 Satellite," *Journal of Power Electronics*, Vol. 10, No. 2, pp. 210-217, March 2010.

[23] P. Sang-Hyun, K. Tae-Sung, P. Jin-Sik, M. Gun-Woo, and Y. Myung-Joong, "A New Battery Equalizer Based on Buck-boost Topology" *IEEE 7th International Conf. on Power Electronics*, pp. 962-965, 2007

[24] T. H. Phung, J. C. Crebier, A. Chureau, A. Collet And N. T. Van Nguyen, "Optimized Structure for Next-to-Next Balancing of Series-Connected Lithium-ion Cells," *26th Annual IEEE Applied Power Electronics Conference and Exposition (APEC)*, pp. 1374-1381, 2011.

Lisboa, 4 de Dezembro de 2012.

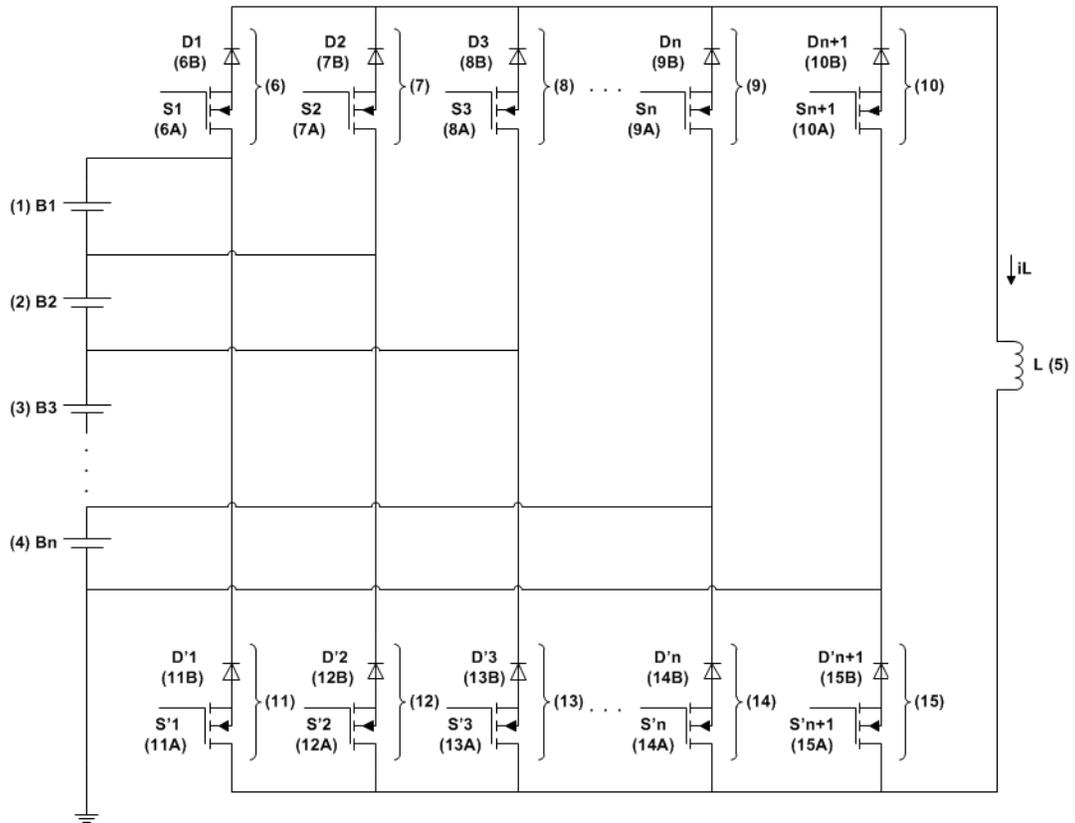


Fig. 1

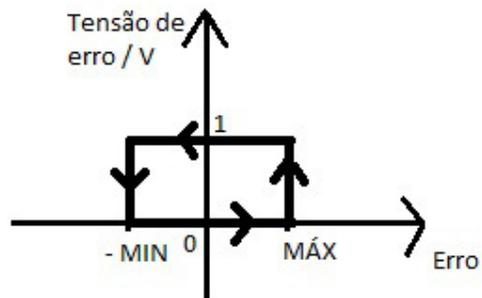


Fig. 2

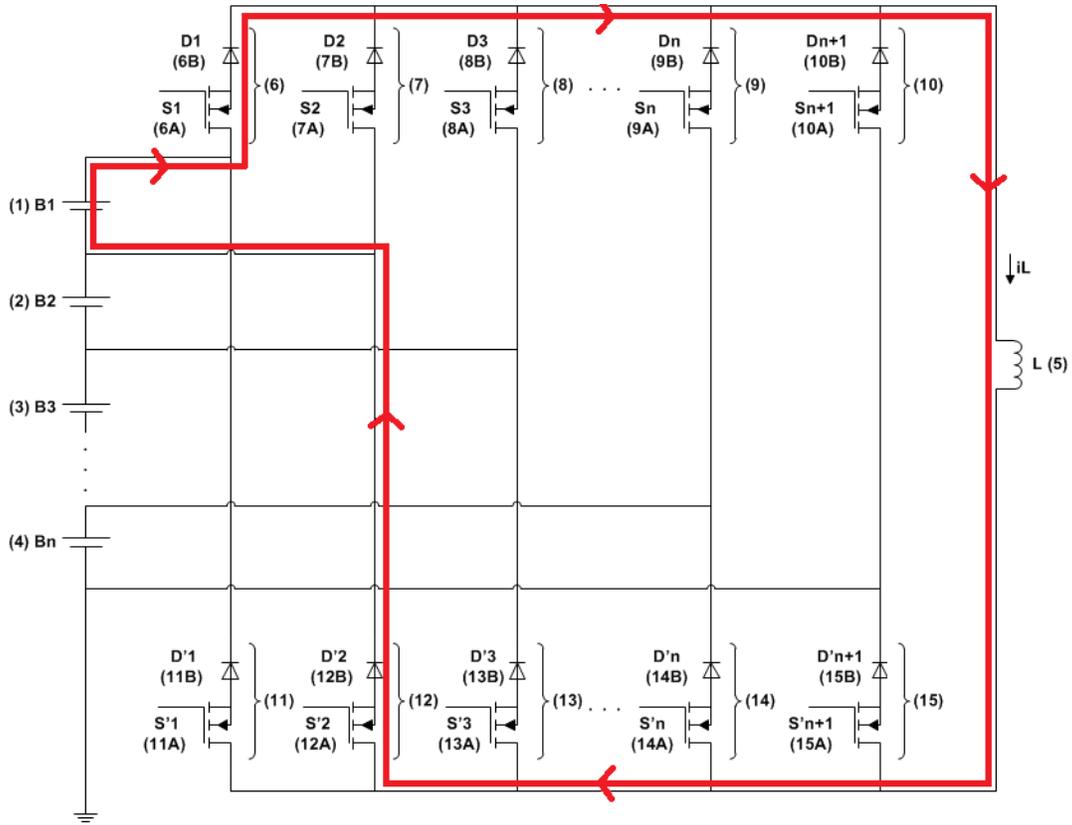


Fig. 3

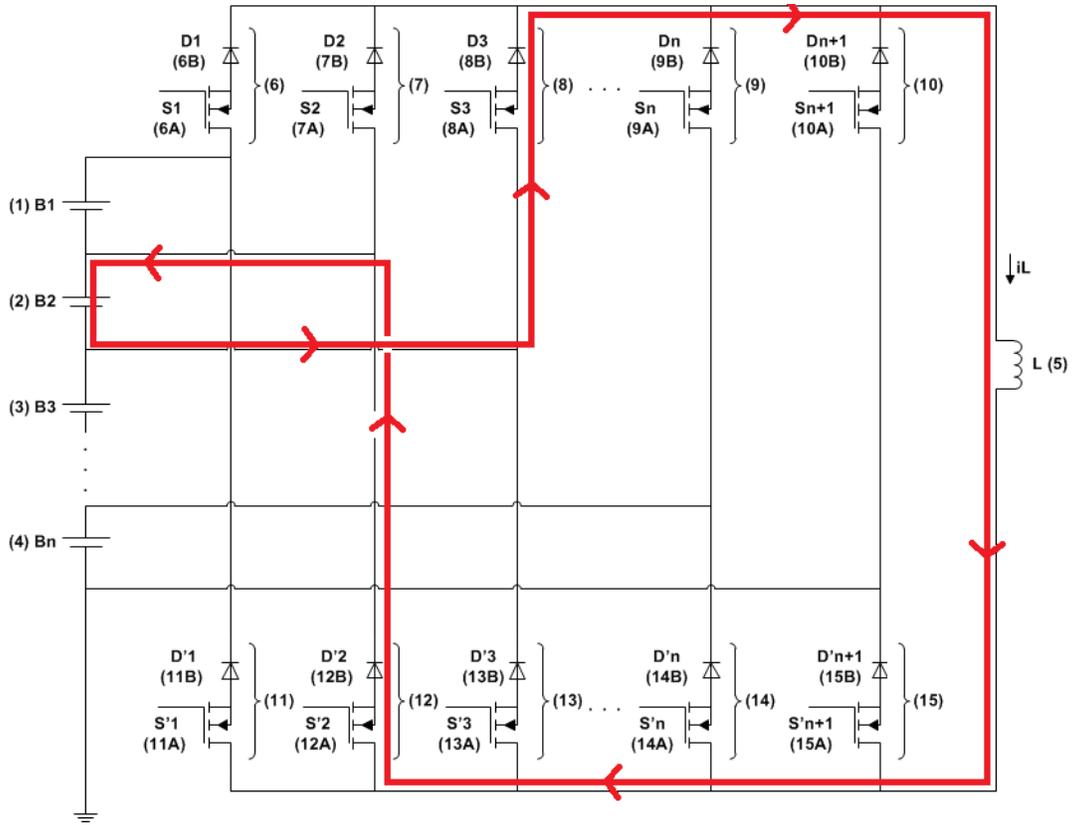


Fig. 4

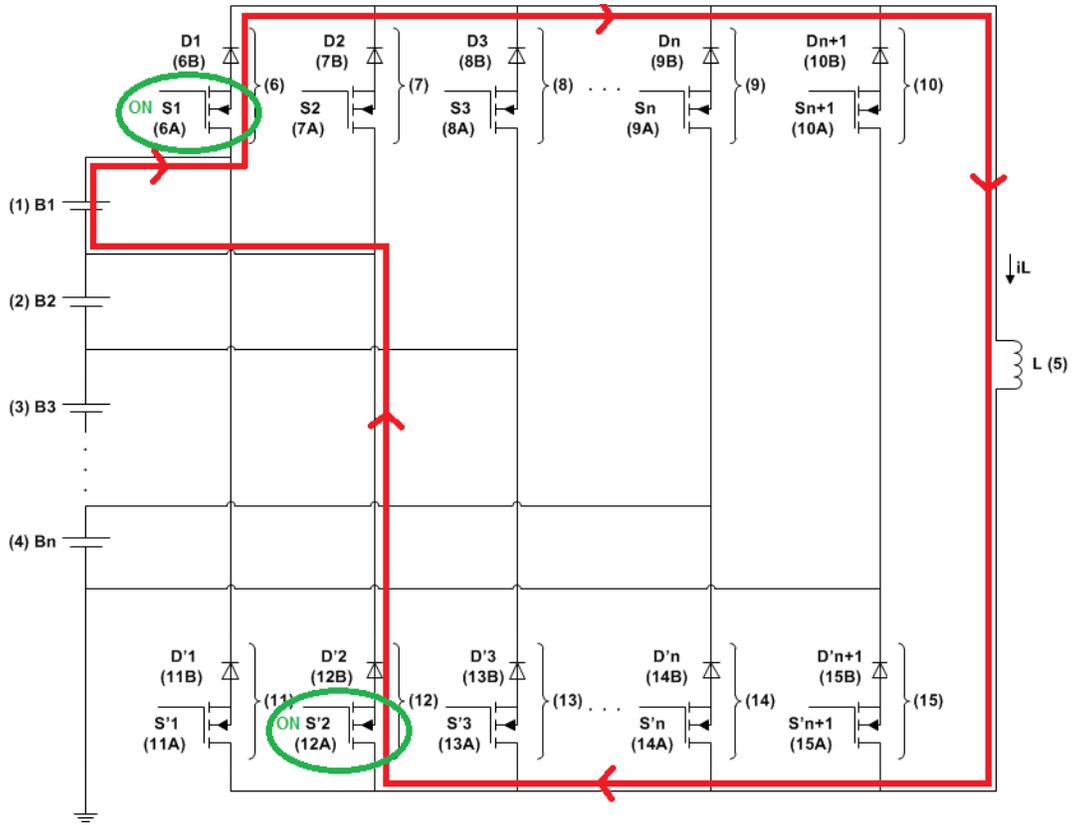


Fig. 5

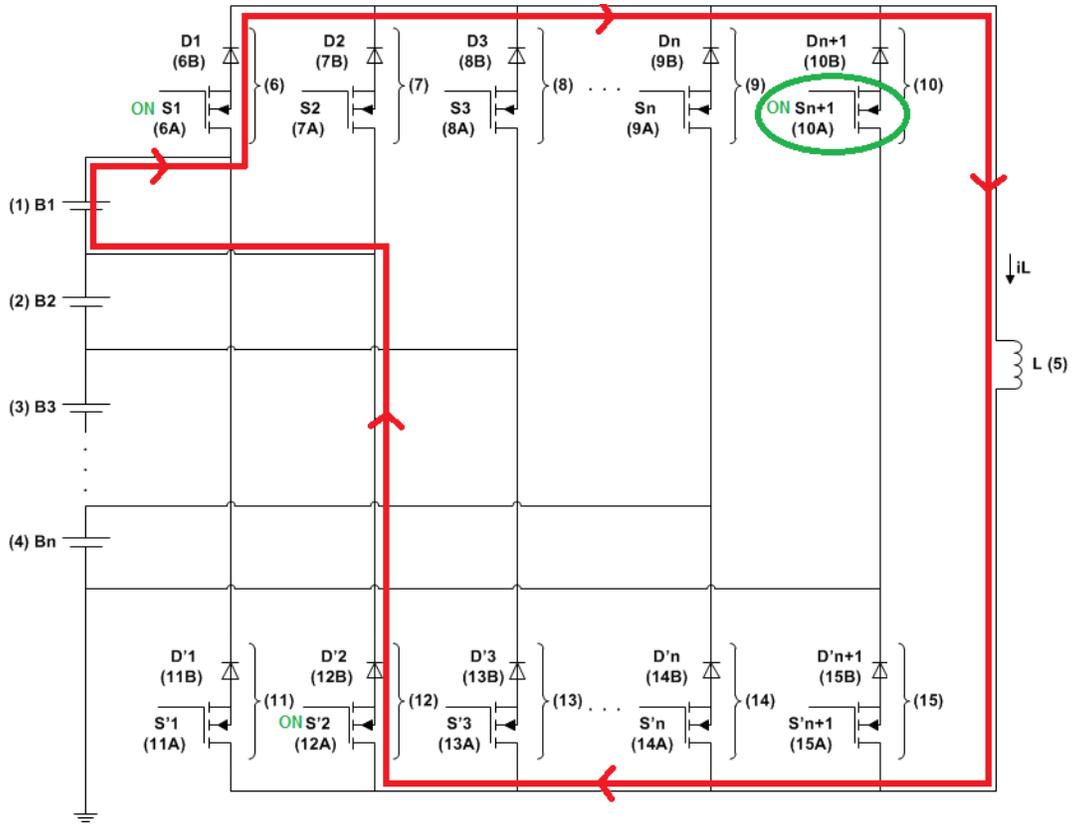


Fig. 6

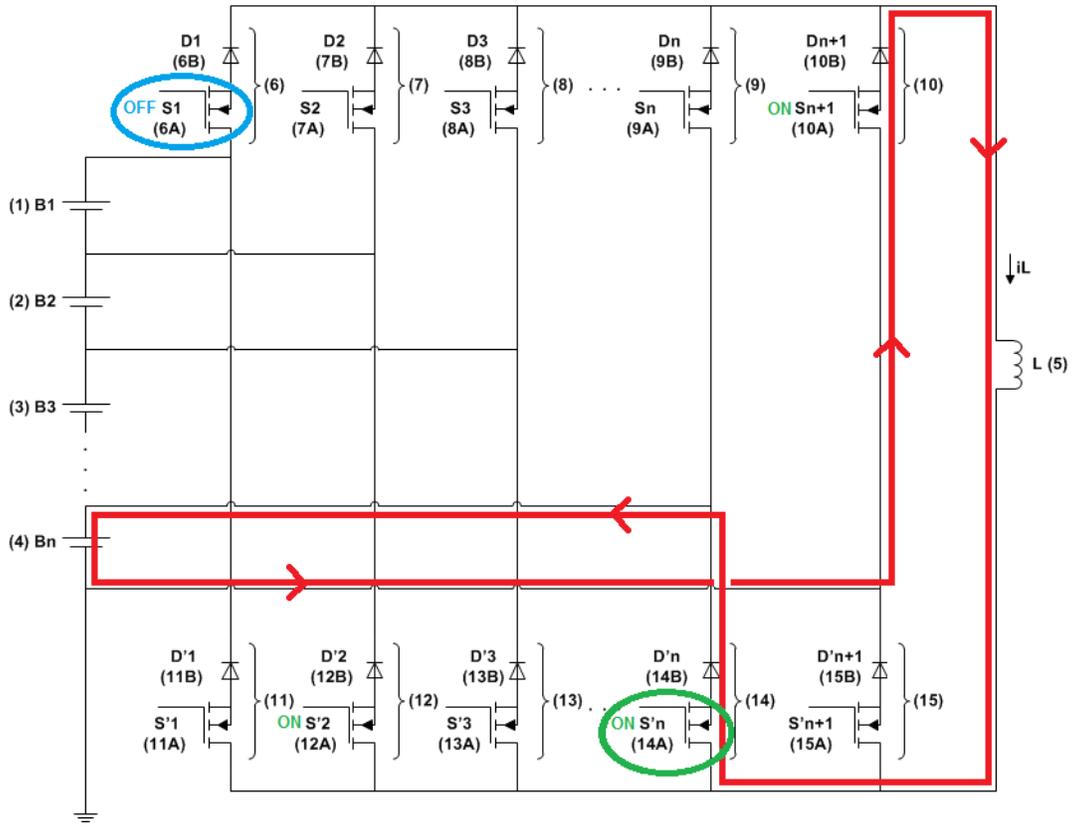


Fig. 7

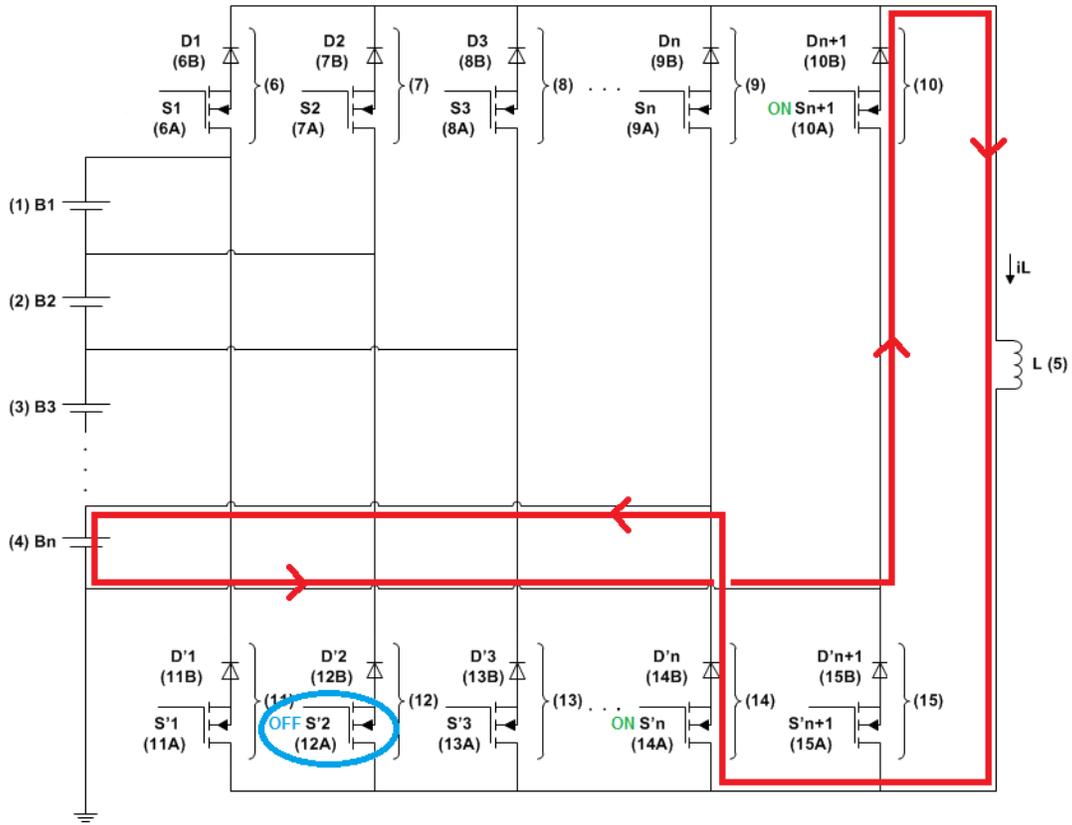


Fig. 8

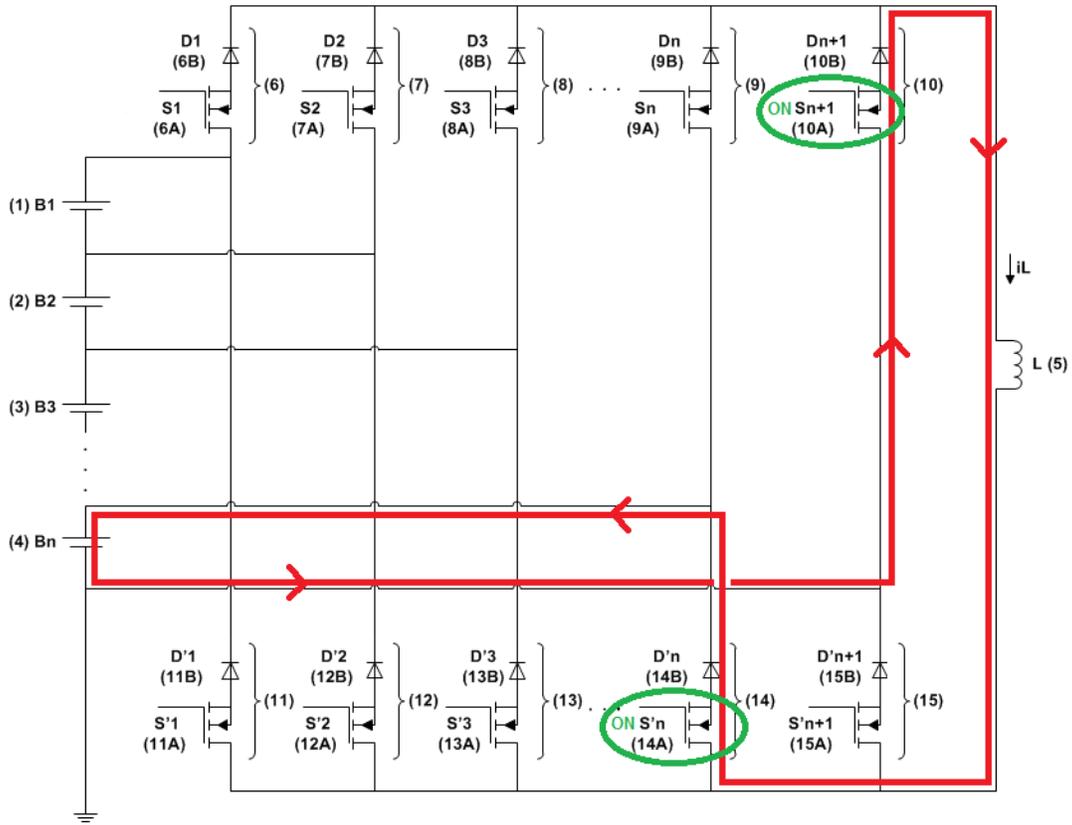


Fig. 9

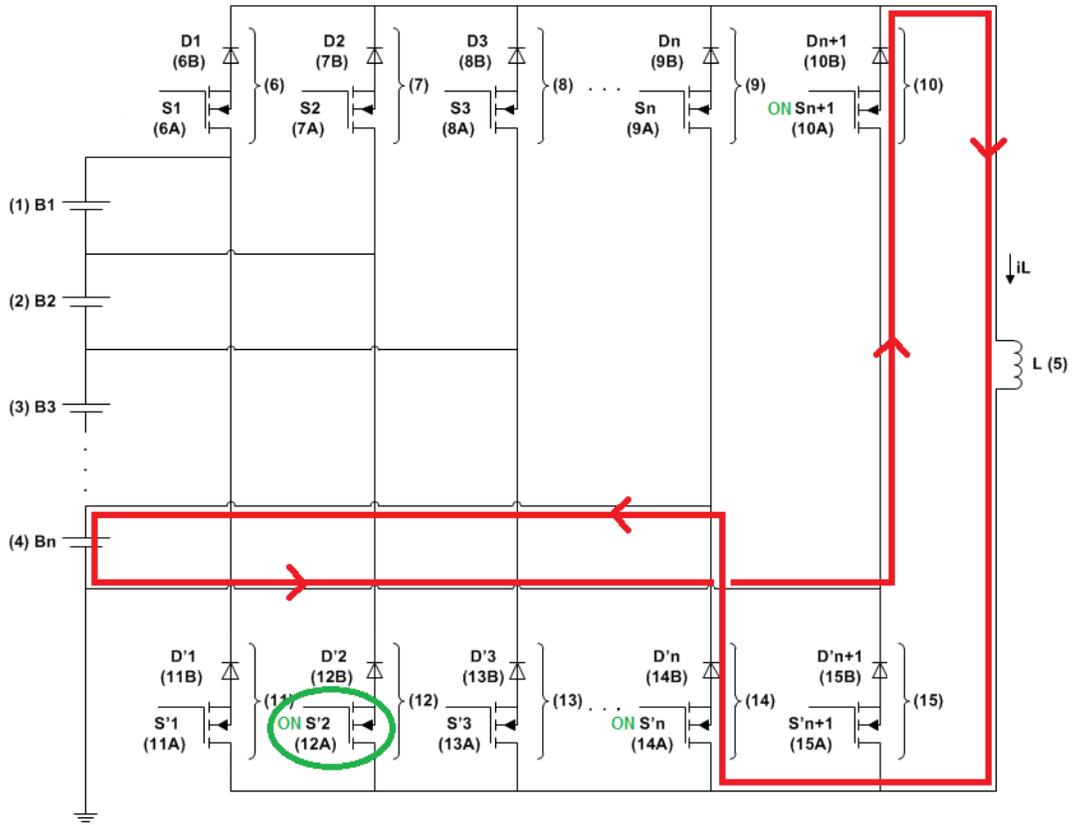


Fig. 10

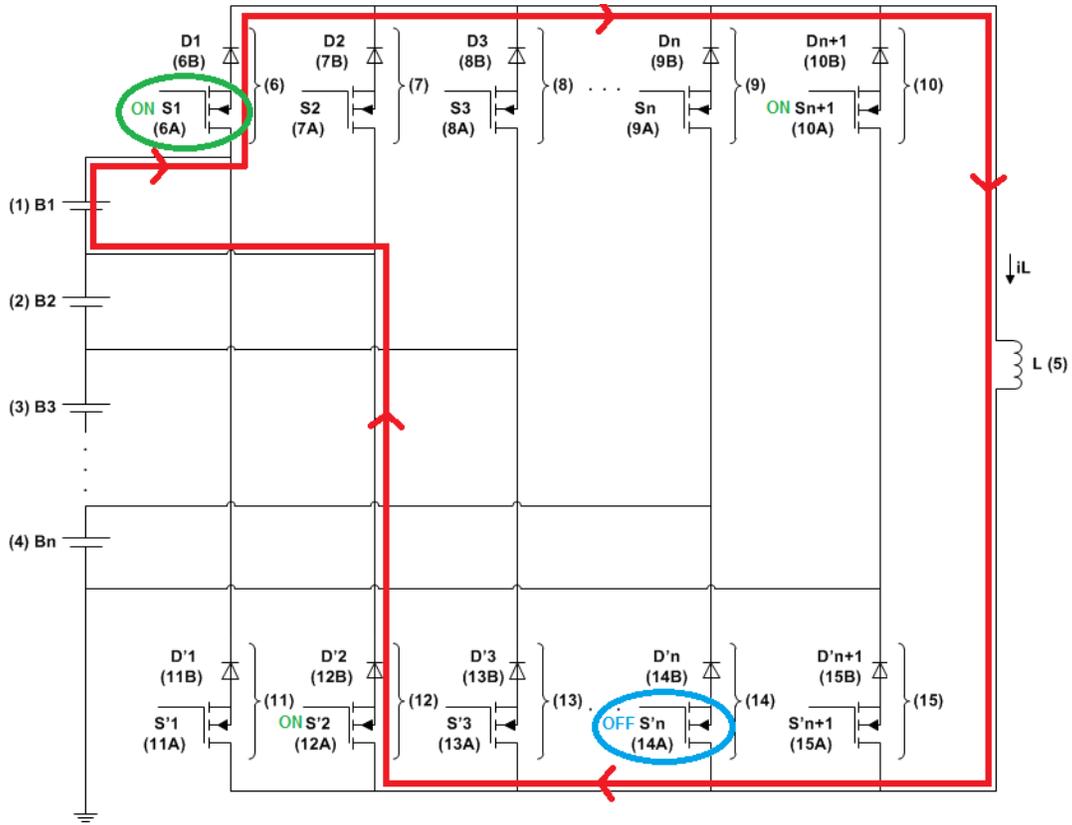


Fig. 11

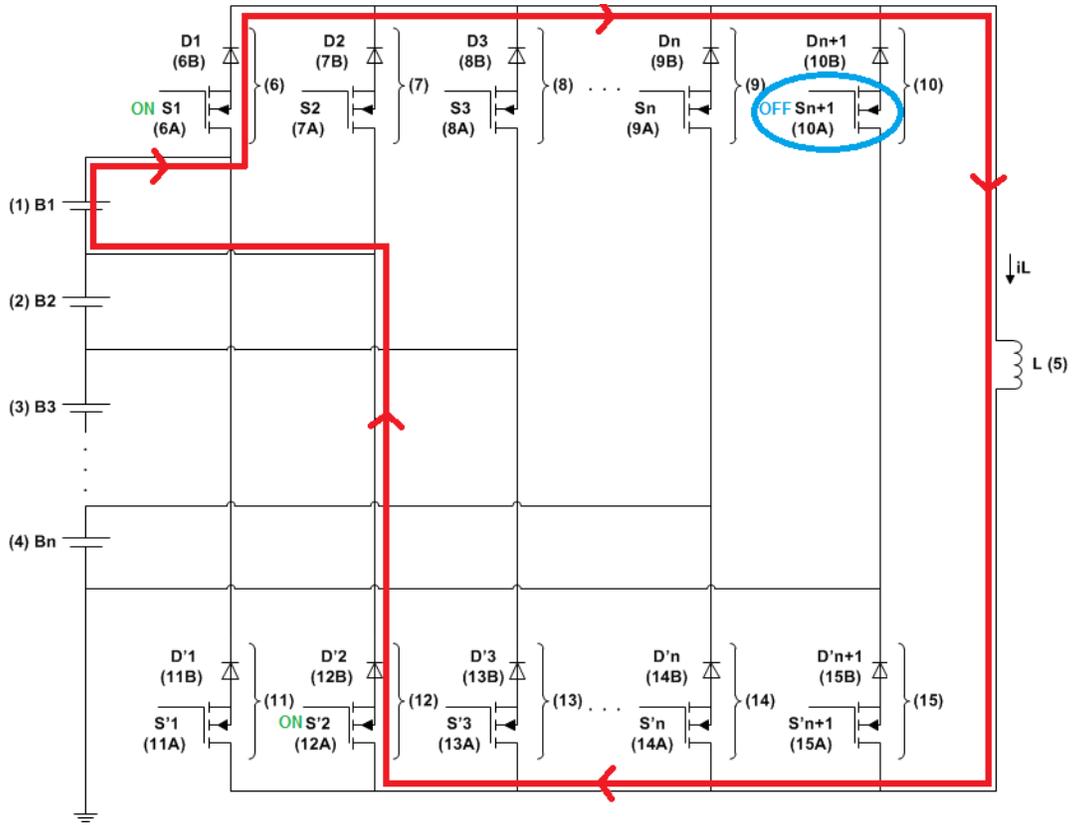


Fig. 12

CONVERSOR ELETRÓNICO COMUTADO PARA EQUILÍBRIO DO ESTADO DE CARGA EM CÉLULAS DE BATERIAS

REIVINDICAÇÕES

1

Conversor eletrónico comutado para equilibrar o estado de carga de n células (1), (2), (3), (4), montadas em série em baterias, baseado no conceito modular e extensível de retificação polifásica de corrente, realizado com n fontes em polígono na entrada, com bobina (5) na saída, e com $2(n+1)$ semicondutores de potência comandados à abertura e ao fecho, doravante designados semicondutores de potência, (6A), (7A), (8A), (9A), (10A), (11A), (12A), (13A), (14A), (15A), do tipo

- transistor de efeito de campo de porta isolada do tipo N, ligados pelo terminal de fonte a $2(n+1)$ semicondutores de potência não comandados do tipo diodo (6B), (7B), (8B), (9B), (10B), (11B), (12B), (13B), (14B), (15B), doravante designados díodos,

- ou do tipo transístores bipolares de porta isolada, com o emissor ligado aos díodos (6B), (7B), (8B), (9B), (10B), (11B), (12B), (13B), (14B), (15B),

- ou do tipo transístores bipolares de porta isolada com capacidade de suporte de tensão inversa com os terminais de colector ligados aos terminais positivos das células (1), (2), (3), (4), e ao terminal negativo da célula (4) como realização alternativa dos semicondutores de potência (6A,6B), (7A,7B), (8A,8B), (9A,9B), (10A,10B), (11A,11B), (12A,12B), (13A,13B), (14A,14B) e (15A,15B),

caracterizado por conter um sistema de geração dos sinais de comando dos designados semicondutores de potência com comutação em 3 passos, equilibrando os estados de carga de

uma célula, ou de uma série de células, mais carregada e de outra célula, ou série de células, menos carregada, sem intervenção de outras células que não as ditas, incluindo durante os instantes de comutação entre células.

2

Processo de equilíbrio do estado de carga em células de baterias para o sistema de geração dos sinais de comando de semicondutores de potência, que utiliza uma das realizações do conversor definida na reivindicação anterior, caracterizado por definir os valores máximo e mínimo de corrente na bobine necessária ao equilíbrio das células, que compensa constantemente a corrente de carga ou de descarga da bateria, durante o processo de carga global da bateria, e durante o processo de descarga e em repouso.

3

Processo de equilíbrio do estado de carga em células de baterias de acordo com a reivindicação 5, caracterizado por uma comutação em 3 passos garantindo a transferência de carga de uma célula B_i , ou seja, B_1 (1) ou B_2 (2) ou B_3 (3), de índice i , $i \in \{1, 2, \dots, n-1\}$ menor do que o índice j , $j \in \{2, 3, \dots, n\}$ ($i < j$), de uma célula B_j , B_2 (2) ou B_3 (3) ou B_n (4), sem intervenção de células que não as ditas, incluindo os instantes de comutação entre as ditas células, de acordo com o seguinte:

1) Comutação da célula i para a célula j ($i < j$)

a. Se a célula i é a mais carregada, conduzem os semicondutores de potência S_i e S'_{i+1}

i. dispara-se o semicondutor de potência S_{j+1} da célula j (diodo polarizado inversamente)

- ii. dispara-se o semiconductor de potência S'_j da célula j e coloca-se ao corte o semiconductor de potência S_i da célula i
 - iii. coloca-se ao corte o semiconductor de potência S'_{i+1} da célula i
 - b. Se a célula i é a menos carregada, conduzem os semicondutores de potência S_{i+1} e S'_i
 - i. dispara-se o semiconductor de potência S_j da célula j (diodo polarizado inversamente)
 - ii. dispara-se o semiconductor de potência S'_{j+1} da célula j e coloca-se ao corte o semiconductor de potência S_{i+1} da célula i
 - iii. coloca-se ao corte o semiconductor de potência S'_i da célula i
- 2) Comutação da célula j para a célula i ($j > i$)
- a. Se a célula j é a menos carregada, conduzem os semicondutores de potência S_{j+1} e S'_j
 - i. dispara-se o semiconductor de potência S'_{i+1} da célula i (diodo polarizado inversamente)
 - ii. dispara-se o semiconductor de potência S_i da célula i e coloca-se ao corte o semiconductor de potência S'_j da célula j
 - iii. coloca-se ao corte o semiconductor de potência S_{j+1} da célula j
 - b. Se a célula j é a mais carregada, conduzem os semicondutores de potência S_j e S'_{j+1}
 - i. dispara-se o semiconductor de potência S'_i da célula i (diodo polarizado inversamente)

- ii. dispara-se o semiconductor de potência S_{i+1} da célula i e coloca-se ao corte o semiconductor de potência S'_{j+1} da célula j
- iii. coloca-se ao corte o semiconductor de potência S_j da célula j

A anterior reivindicação 3 pode ser escrita como quatro reivindicações separadas que permitem concretizar quais os dispositivos envolvidos no processo de comutação atrás descritos em 3.1a) e 3.1b), 3.2a) e 3.2b), respectivamente nas reivindicações a seguir designadas por 3a, 3b, 3c, 3d.

3a

Processo de equilíbrio do estado de carga em células de baterias de acordo com a reivindicação 5, caracterizado por uma comutação em 3 passos garantindo a transferência de carga de uma célula mais carregada, B_i , ou seja, B_1 (1) ou B_2 (2) ou B_3 (3), de índice i , $i \in \{1, 2, \dots, n-1\}$ menor do que o índice j , $j \in \{2, 3, \dots, n\}$ ($i < j$), de uma célula B_j menos carregada, B_2 (2) ou B_3 (3) ou B_n (4), sem intervenção de células que não as ditas, incluindo os instantes de comutação entre as ditas células, caracterizado por:

- No estado inicial - estado de descarga - comandar em condução o semiconductor de potência S_i (6A), (7A), (8A), e o semiconductor de potência S'_{i+1} (12A), (13A), (14A), ligados a uma célula B_i mais carregada, ou seja, se $i=1$ é a célula B_1 (1) e os semicondutores de potência (6A) e (12A), ou se $i=2$ é a célula B_2 (2) e os semicondutores de potência (7A) e (13A), e assim sucessivamente até $i=n-1$, correspondente à célula B_3 (3) e aos semicondutores de potência (8A) e (14A), e manter ao corte os restantes

semicondutores de potência, de forma a baixar o estado de carga da dita célula mais carregada, até que a corrente na bobine atinja o nível máximo definido na reivindicação 2;

- No primeiro passo de comutação, manter em condução os ditos semicondutores de potência, ligados à dita célula B_i mais carregada, e comandar em condução o semiconductor de potência S_{j+1} (8A), (9A), (10A), ligado a uma célula B_j menos carregada, ou seja, como $i < j$ se $j=2$ é a célula B_2 (2) e o semiconductor de potência S_3 (8A), ou se $j=3$ é a célula B_3 (3) e o semiconductor de potência (9A), e assim sucessivamente até $j=n$ em que a célula menos carregada é B_n (4) e o semiconductor de potência S_{j+1} é o (10A), e manter ao corte os restantes semicondutores de potência;

- No segundo passo de comutação, comandar em condução o semiconductor de potência S'_j da célula menos carregada B_j e coloca-se ao corte o semiconductor de potência S_i da célula B_i mais carregada, isto é, se $j=2$ é o semiconductor de potência S'_2 (12A) da célula B_2 (2) e o semiconductor de potência S_1 com $i=1$ da célula B_1 (6A), ou se $j=3$ é o semiconductor de potência S'_3 (13A) da célula B_3 (3) e o semiconductor de potência S_1 se $i=1$ da célula B_1 (6A), e assim sucessivamente, mantendo em condução os semicondutores de potência S_{j+1} e S'_{i+1} , continuando ao corte os restantes semicondutores de potência;

- No terceiro passo de comutação - estado de carga - manter em condução os semicondutores de potência S_{j+1} , S'_j da célula menos carregada B_j , ou seja, ou se $j=2$ são os semiconductor de potência S_3 (8A) e S'_2 (12A) da célula B_2 (2), e assim sucessivamente, e colocar ao corte os restantes semicondutores de potência, de forma a aumentar o estado de carga da dita célula, até que a corrente na bobine atinja o valor mínimo definido na reivindicação 2.

3b

Processo de equilíbrio do estado de carga em células de baterias de acordo com a reivindicação 5, caracterizado por uma comutação em 3 passos garantindo a transferência de carga de uma célula menos carregada, B_i , ou seja, B_1 (1) ou B_2 (2) ou B_3 (3), de índice i , $i \in \{1, 2, \dots, n-1\}$, menor do que o índice j , $j \in \{2, 3, \dots, n\}$ ($i < j$), de uma célula B_j mais carregada, B_2 (2) ou B_3 (3) ou B_n (4), sem intervenção de células que não as ditas, incluindo os instantes de comutação entre as ditas células, caracterizado por:

- No estado inicial - estado de carga - comandar em condução o semiconductor de potência S_{i+1} (7A), (8A), (9A), e o semiconductor de potência S'_i (11A), (12A), (13A), ligados a uma célula B_i menos carregada, ou seja, se $i=1$ é a célula B_1 (1) e os semicondutores de potência (7A) e (11A), ou se $i=2$ é a célula B_2 (2) e os semicondutores de potência (8A) e (12A), e assim sucessivamente até $i=n-1$, correspondente à célula B_3 (3) e aos semicondutores de potência (9A) e (13A), e manter ao corte os restantes semicondutores de potência, de forma a aumentar o estado de carga da dita célula menos carregada, até que a corrente na bobine atinja o nível mínimo definido na reivindicação 2;

- No primeiro passo de comutação, manter em condução os ditos semicondutores de potência, ligados à dita célula B_i menos carregada, e comandar em condução o semiconductor de potência S_j (7A), ou (8A), ou (9A), ligado a uma célula B_j mais carregada, ou seja, como $i < j$ se $j=2$ é a célula B_2 (2) e o semiconductor de potência S_2 (7A), ou se $j=3$ é a célula B_3 (3) e o semiconductor de potência (8A), e assim sucessivamente, e manter ao corte os restantes semicondutores de potência;

- No segundo passo de comutação, comandar em condução o semiconductor de potência S'_{j+1} da célula mais carregada B_j e

coloca-se ao corte o semiconductor de potência S_{i+1} da célula B_i menos carregada, isto é, se $j=2$ é o semiconductor de potência S'_3 (13A) da célula B_2 (2) e o semiconductor de potência S_{i+1} com $i=1$ da célula B_1 (7A) ao corte, e assim sucessivamente, mantendo em condução os semicondutores de potência S_j e S'_i , continuando ao corte os restantes semicondutores de potência;

- No terceiro passo de comutação - estado de descarga - manter em condução os semicondutores de potência S_j , S'_{j+1} da célula mais carregada B_j , ou seja, se $j=2$ são os semicondutor de potência S_2 (7A) e S'_3 (13A) da célula B_2 (2), e colocar ao corte os restantes semicondutores de potência, de forma a diminuir o estado de carga da dita célula, até que a corrente na bobine atinja o valor máximo definido na reivindicação 2.

3c

Processo de equilíbrio do estado de carga em células de baterias de acordo com a reivindicação 5, caracterizado por uma comutação em 3 passos garantindo a transferência de carga de uma célula menos carregada, B_j , ou seja, B_2 (2) ou B_3 (3) até B_n (4), de índice j , $j \in \{2, 3, \dots, n\}$, maior do que o índice i , $i \in \{1, 2, \dots, n-1\}$ ($i < j$), de uma célula B_i mais carregada, B_1 (1) ou B_2 (2) até B_{n-1} (3), sem intervenção de células que não as ditas, incluindo os instantes de comutação entre as ditas células, caracterizado por:

- No estado inicial - estado de carga - comandar em condução o semiconductor de potência S_{j+1} (8A), (9A), (10A), e o semiconductor de potência S'_j (12A), (13A), (14A), ligados a uma célula B_j menos carregada, ou seja, se $j=2$ é a célula B_2 (2) e os semicondutores de potência (8A) e

(12A), ou se $j=3$ é a célula B_3 (3) e os semicondutores de potência (9A) e (13A), e assim sucessivamente até $j=n$, correspondente à célula B_n (4) e aos semicondutores de potência (10A) e (14A), e manter ao corte os restantes semicondutores de potência, de forma a aumentar o estado de carga da dita célula menos carregada, até que a corrente na bobine atinja o nível mínimo definido na reivindicação 2;

- No primeiro passo de comutação, manter em condução os ditos semicondutores de potência, ligados à dita célula B_j menos carregada, e comandar em condução o semicondutor de potência S'_{i+1} (12A), ou (13A), ou (14A) ligado a uma célula B_i mais carregada, ou seja, como $i < j$ se $j=2$ é $i=1$ e a célula B_1 (1) e o semicondutor de potência S'_2 (12A), ou se $i=2$ é a célula B_2 (2) e o semicondutor de potência (13A), e assim sucessivamente, mantendo ao corte os restantes semicondutores de potência;

- No segundo passo de comutação, comandar em condução o semicondutor de potência S_i da célula mais carregada B_i e coloca-se ao corte o semicondutor de potência S'_j da célula B_j menos carregada, isto é, se $j=2$ é $i=1$ e o semicondutor de potência S_1 (6A) da célula B_1 (1) e o semicondutor de potência S'_2 (12A) da célula B_2 (2) ao corte, e assim sucessivamente, mantendo em condução os semicondutores de potência S_{j+1} e S'_{i+1} , continuando ao corte os restantes semicondutores de potência;

- No terceiro passo de comutação - estado de descarga - manter em condução os semicondutores de potência S_i , S'_{i+1} da célula mais carregada B_i , ou seja, se $i=1$ são os semicondutores de potência S_1 (6A) e S'_2 (12A) da célula B_1 (1), e colocar ao corte os restantes semicondutores de potência, de forma a diminuir o estado de carga da dita célula, até que a corrente na bobine atinja o valor máximo definido na reivindicação 2.

3d

Processo de equilíbrio do estado de carga em células de baterias de acordo com a reivindicação 5, caracterizado por uma comutação em 3 passos garantindo a transferência de carga de uma célula mais carregada, B_j , ou seja, B_2 (2) ou B_3 (3) até B_n (4), de índice j , $j \in \{2, 3, \dots, n\}$, maior do que o índice i , $i \in \{1, 2, \dots, n-1\}$ ($i < j$), de uma célula B_i menos carregada, B_1 (1) ou B_2 (2) até B_{n-1} (3), sem intervenção de células que não as ditas, incluindo os instantes de comutação entre as ditas células, caracterizado por:

- No estado inicial - estado de descarga - comandar em condução o semiconductor de potência S_j (7A), (8A), (9A), e o semiconductor de potência S'_{j+1} (13A), (14A), (15A), ligados a uma célula B_j mais carregada, ou seja, se $j=2$ é a célula B_2 (2) e os semicondutores de potência (7A) e (13A), ou se $j=3$ é a célula B_3 (3) e os semicondutores de potência (8A) e (14A), e assim sucessivamente até $j=n$, correspondente à célula B_n (4) e aos semicondutores de potência (9A) e (15A), e manter ao corte os restantes semicondutores de potência, de forma a diminuir o estado de carga da dita célula mais carregada, até que a corrente na bobine atinja o nível máximo definido na reivindicação 2;

- No primeiro passo de comutação, manter em condução os ditos semicondutores de potência, ligados à dita célula B_j mais carregada, e comandar em condução o semiconductor de potência S'_i (11A), (12A), ou (13A), ligado a uma célula B_i menos carregada, ou seja, como $i < j$ se $j=2$ é $i=1$ e a célula B_1 (1) e o semiconductor de potência S'_1 (11A), e assim sucessivamente, mantendo ao corte os restantes semicondutores de potência;

- No segundo passo de comutação, comandar em condução o semiconductor de potência S_{i+1} da célula menos carregada B_i e coloca-se ao corte o semiconductor de potência S'_{j+1} da célula B_j mais carregada, isto é, se $j=2$, $i=1$ e é o semiconductor de potência S_2 (7A) da célula B_2 (2) e o semiconductor de potência S'_3 (13A) da célula B_3 (3) ao corte, e assim sucessivamente, mantendo em condução os semicondutores de potência S_j e S'_i e continuando ao corte os restantes semicondutores de potência;

- No terceiro passo de comutação - estado de carga - manter em condução os semicondutores de potência S_{i+1} , e S'_i da célula menos carregada B_i , ou seja, se $j=2$, vem $i=1$ e são os semicondutor de potência S_2 (7A) e S'_1 (11A) da célula B_1 (1), e colocar ao corte os restantes semicondutores de potência, de forma a aumentar o estado de carga da dita célula, até que a corrente na bobine atinja o valor mínimo definido na reivindicação 2.

4

Processo de equilíbrio do estado de carga em células de baterias de acordo com as reivindicações anteriores, caracterizado por uma comutação em 3 passos em cada célula i ou j é uma série de células.

5

Utilização do processo de comutação em 3 passos definido nas reivindicações 2 a 4, no equilíbrio do estado de carga, ou de descarga, ou de tensão, ou de corrente de elementos de armazenamento de energia elétrica, magnética térmica ou química, incluindo supercondensadores, condensadores, bobinas supercondutoras ou não, células de combustível, sistemas fotovoltaicos ou termoelétricos, entre outros.

Lisboa, 29 de Abril de 2013.